

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/EP04/053154

International filing date: 29 November 2004 (29.11.2004)

Document type: Certified copy of priority document

Document details: Country/Office: DE
Number: 103 57 477.8
Filing date: 09 December 2003 (09.12.2003)

Date of receipt at the International Bureau: 21 February 2005 (21.02.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

BUNDESREPUBLIK DEUTSCHLAND



EP/04/53154

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

103 57 477.8

Anmeldetag:

9. Dezember 2003

Anmelder/Inhaber:

Siemens Aktiengesellschaft, 80333 München/DE

Bezeichnung:

Schaltungsanordnung und Verfahren zur Taktsyn-
chronisation

IPC:

H 04 L 7/04

**Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.**

München, den 14. Dezember 2004
Deutsches Patent- und Markenamt
Der Präsident

Im Auftrag


Faust

Beschreibung

Schaltungsanordnung und Verfahren zur Taktsynchronisation

5 Telekommunikationseinrichtungen, wie Media Gateways verbinden
mittels Netzübergangseinrichtungen beispielsweise ein paket-
orientiertes Datenverkehrsnetz mit einem Netz dessen Sprach-
und Datenübertragung auf einem Time Division Multiplex TDM
basiert. Solange diese Netze nebeneinander betrieben werden
10 und miteinander zu vermaschen sind, wird die Qualität der
Sprach- und/oder Datenübertragung zwischen den Netzen von der
Synchronität der beiden Netze mitbestimmt.

In Fig.1 ist eine Netzübergangseinheit NUE schematisch wie-
15 dergegeben. Diese Netzübergangseinheit NUE ist beispielsweise
Unterteilt in eine erste Netzeinheit NTDM dessen Datenüber-
tragung auf einem Time Division Multiplex Betrieb basiert und
eine zweite Netzeinheit NP eine paketorientierte Netzeinheit
sowie eine die jeweilige Firmware der ersten und zweiten
20 Netzeinheiten NTDM, NP steuernden Systemsteuereinheit SS. Die
Time Division Multiplex Netzeinheit NTDM ist in eine Vielzahl
von Schnittstelleneinheiten S1,..., Sn untergliedert. Eine
Schnittstelleneinheit Sn weist u.a. eine Taktrückgewinnungs-
einheit CR, ein Kontrollregister KR, ein Firmwaremodul FWM,
25 einen Taktselektor T sowie Bustreiber BT auf. Eingangsseitig
wird die Taktrückgewinnungseinheit CR mit Primary Digital
Carrier Signalen PDC1,...,n beaufschlagt. Als Bitraten für
die Primary Digital Carrier Signale PDC können beispielsweise
2048kBit/s und 1544kBit/s auftreten. In Fig. 2 ist ein Block-
30 diagramm einer Daten-, Alarm- und Taktrückgewinnungseinheit
FALC abgebildet die als Taktrückgewinnungseinheit CR in der
Netzübergangseinheit NUE einsetzbar ist. Bei dieser Taktrück-
gewinnungseinheit CR wird das eine Taktfrequenz aufweisende
Taktsignal aus den eingangsseitig anliegenden Primary Digital
35 Carrier PDCn Signalen durch je ein digitales Taktrückgewin-
nungsmodul CRM gewonnen und durch ein daran anschließendes

Filtermodul JA beispielsweise von einem Streckenjitter bereinigt.

5 Üblicher Weise ist die Schnittstelleneinheit S_n so ausgebildet, dass von der Taktrückgewinnungseinheit CR nur ein Taktsignal, das auch als Referenztaktsignal bezeichnet werden kann, aus dem Datenstrom ausgewählt wird. Dieses Referenztaktsignal RCLK wird redundant jeweils über eine erste Busverbindung REFBUS, sowie über einer zweiten redunanten Verbindung zu einer eine Phase-Locked Loop Schaltungseinheit PLL
10 aufweisenden Takterzeugungseinheit T zu einem Paketkonzentrator PHUB in der zweiten Einheit NP übertragen.

15 Das extrahierte Referenztaktsignal $RCLK(n)$ wird durch eine Auswahllogik auf der jeweiligen Schnittstelleneinheit S_1, \dots, S_n vorselektiert und durch einen Bustreiber BT weitergeleitet. Der Bustreiber BT arbeitet im open Kollektor Modus, indem nur das Low-Potential des digitalen Kanalsignals auf den Bus gelegt wird. Im Gegensatz zum standardisierten Collision Detection Busverfahren, wie es im Ethernet Anwendung
20 findet, sorgt hier eine übergeordnete Systemsteuerungseinheit SS dafür, dass zur gleichen Zeit immer nur ein Bustreiber BT in den Schnittstelleneinheiten S_1, \dots, S_n aktiv ist. Grund dafür ist die Notwendigkeit einer Echtzeitübertragung der extrahierten Takt- oder Referenztaktsignale in uneingeschränkter
25 Bandbreite.

Die paketorientierte Netzeinheit NP weist den Paketkonzentrator PHUB, u.a. ein Firmwaremodul FWM und einen mit einer Phase-Locked Loop Einheit PLL ausgebildeten Takterzeugungseinheit T auf. Die Firmwaremodule FWM der Netzeinheiten NTDM und NP werden von einer Systemsteuerung SS der Netzübergangseinheit NUE angesteuert.

35 Ein Nachteil der bekannten Netzübergangseinheit NUE liegt im hohen Aufwand bei einer Firmwareanpassung, wenn Veränderungen

bzgl. Synchronisation in der ersten oder zweiten Netzeinheit vorzunehmen sind.

5 Der Erfindung liegt die Aufgabe zugrunde, eine weitere Schaltungsanordnung und ein Verfahren zur Taktsynchronisation anzugeben.

10 Die Aufgabe wird durch die Merkmale der Ansprüche 1 und 13 gelöst.

Die Erfindung bringt den Vorteil mit sich, dass eine höhere Flexibilität bei Änderungen im jeweiligen Netz oder bei Ausbaumaßnahmen der Netze gegeben ist.

15 Die Erfindung bringt den Vorteil mit sich, dass ein unabhängiges Senden von Taktsignalen von mehreren Taktrückgewinnungseinheiten auf eine erste Verbindung ohne Beteiligung einer zentralen die erste und zweite Netzeinheit synchronisierende Steuereinheit erfolgt.

20 Die Erfindung bringt den Vorteil mit sich, dass eine koordinierte Impulsabstands- und Impulsbreitenkodierung eine simultane, kollisionsfreie Echtzeitübertragung mehrerer plesiochroner Taktsignale auf einem gemeinsamen Bussignal zeitgleich ohne Einschränkung der Bandbreite ermöglicht.

25 Die Erfindung bringt den Vorteil mit sich, dass die Firmware zur Ansteuerung der Schnittstelleneinheit sowie eine Synchronisation der Schnittstelleneinheit in der ersten Netzeinheit mit der zweiten Netzeinheit nicht mehr benötigt wird.

30 Die Erfindung bringt den Vorteil mit sich, dass weitere Taktfolgen zu einem späteren Zeitpunkt ohne Einstellungen oder Veränderungen der Firmware in der ersten Netzeinheit auswählbar sind und der Busbetrieb zwischen der ersten und zweiten Netzeinheit dabei nicht unterbrochen werden braucht.

Weitere Besonderheiten der Erfindung werden aus der nachfolgenden näheren Erläuterung zu den Figuren eines Ausführungsbeispiels anhand von schematischen Zeichnungen ersichtlich.

5 Es zeigen:

Figur 1 ein Blockschaltbild zur Taktsynchronisation,
Figur 2 ein Blockschaltbild einer Taktrückgewinnungseinheit,
Figur 3 ein Blockschaltbild einer weiteren Schaltungsanordnung zur Taktsynchronisation,

10 Figur 4 Impulsdiagramme,

Figur 5 eine Ausgestaltung eines Bussignals PWDC,

Figur 6 Impulsdiagramme zur Bildung eines Sicherheitsabstandes zwischen den Taktsignalen unterschiedlicher Kanäle,

15 Figur 7 Einblendung von Sperrbereichen,

Figur 8 Blockschaltbild eines N-Kanal-Dekoders,

Figur 9 dazugehöriges Impulsdiagramm,

Figur 10 ein dazugehöriger Maskenaufbau,

Figur 11 ein Impulsabstands-Algorithmus bei einem 3-Kanal und

20 Figur 12 bei einem 4-Kanal Bussignal.

Figur 3 zeigt einen schematischen Aufbau einer Schaltungsanordnung zur Taktsynchronisation. Diese Schaltungsanordnung einer Netzübergangseinheit NUE wird aus einer ersten Netzeinheit NTDM und einer zweiten Netzeinheit NP gebildet. Die erste Netzeinheit wird in eine oder mehrere Bussignalbereitstellungseinheiten CH1,...,CHn, untergliedert. Die zweite Netzeinheit NP weist eine Netzeinheit-Systemsteuerung NPSS sowie einen Paketkonzentrator PHUB auf, wobei in dem Paketkonzentrator PHUB eine Firmware FWM, eine Dekodiereinheit DE mit einer Dekodersteuereinheit DS sowie eine, beispielsweise mit einer Phase-Locked Loop Schaltungseinheit PLL ausgebildete Takterzeugungseinheit T angeordnet ist. Die Bussignalbereitstellungseinheit CH1,..., CHn kann vorzugsweise in einem HW-Modul realisiert werden und per Konfiguration den Beschaffenheiten der Netzumgebung durch den Betreiber angepasst werden. Redundante Schaltungseinheiten und dazugehörige Verbindungs-

25

30

35

wege sind nicht dargestellt. Aus den eingangsseitig an den Bussignalbereitstellungseinheiten CH_1, \dots, CH_n anliegenden Datensignalen DSE_1, \dots, DSE_n werden in der Taktrückgewinnungseinheit CR die entsprechenden Referenztaktsignale RCLK zurückgewonnen und jeweils an einen separat arbeitenden Kanalkoder KK_1, \dots, KK_4 weitergeleitet. Diese Referenztaktsignale können jeweils auch als Taktquelle bezeichnet werden. In einem ersten Schritt wird in dem Kanalkoder aus dem jeweiligen eingangsseitig anliegenden Referenztaktsignal $RCLK_i$ durch Frequenzteilung eine Referenzfrequenz $f(REF)$ erzeugt. In einem zweiten Schritt wird die erzeugte Referenzfrequenz $f(REF)$ mit Hilfe des Referenztaktsignals RCLK zu einem Kanalsignal KS codiert. Anhand einer Vorselektion, die im Konfigurationsregister KR einstellbar ist, wird aus den einzelnen Kanalsignalen KS_1, \dots, KS_n über eine Summensignalbildungseinheit SB ein Bussignal PWDC gebildet und an einen Bustreiber BT weitergeleitet. Über die erste Verbindung REFBUS wird ein Bussignal PWDC zur Dekodiereinheit DE der zweiten Netzeinheit NP weitergeleitet.

Diese Schaltungsanordnung gemäß Fig. 3 bringt den Vorteil mit sich, dass hier die Möglichkeit besteht, alle vorselektierten Referenztaktsignale $RCLK_1, \dots, RCLK_n$ aus einer einzigen Taktrückgewinnungseinheit CR oder einzelne Referenztaktsignale von den unterschiedlichen Bussignalbereitstellungseinheiten CH_1, \dots, CH_n zu erzeugen und zur zweiten Netzeinheit NP zu übertragen. Vom Betreiber können per Konfiguration Datensignale DSE_n mit geeigneter Taktqualität ausgewählt werden.

Eine Selektion eines Referenztaktsignales $RCLK_n$ wird in der zweiten Netzeinheit NP für eine Synchronisation nach einer in der Netzeinheit-Systemsteuerung NPSS der zweiten Netzeinheit NP festlegbaren Prioritätsliste durchgeführt. Im Störfall wird mit Hilfe der Dekodersteuereinheit DS eine Umschaltung auf eine andere, eventuell auch höherprioritäre Taktqualität ohne Beteiligung der Schaltungseinheiten in der ersten Netzeinheit NTDM in Verbindung mit der Netzeinheit-Systemsteuerung NPSS

der zweiten Netzeinheit NP verzögerungsfrei durchgeführt. Die Netzeinheit-Systemsteuerung NPSS in der zweiten Netzeinheit NP wird vom Dekoder DE unmittelbar über Störungen, wie beispielsweise einen Ausfall eines Referenztaktsignals

5 RCLK1,...,RCLKn benachrichtigt. Eine Zuordnung der ausgefallenen Referenztaktquelle RCLK1,...,RCLKn erfolgt in der Netzeinheit-Systemsteuerung NPSS aufgrund der hinterlegten Konfigurationsdaten.

10 Der Vorteil dieser Schaltungsanordnung und des dazugehörigen Verfahrens gemäß Fig.3 liegt darin, dass das Firmwaremodul in der ersten Netzeinheit NTDN sowie eine Synchronisation der Selektionsvorgänge in den Schnittstelleneinheiten entfällt. Ein weiterer Vorteil besteht darin, dass weitere Referenztaktsignale RCLKn zu einem späteren Zeitpunkt ausgewählt werden können, ohne die erste Netzeinheit NTDM umzugestalten und den Busbetrieb zwischen den Netzelementen zu unterbrechen. Dies bringt eine erhöhte Flexibilität für den Betreiber mit sich, so dass Änderungen in seiner Netzumgebung oder Ausbaumaßnahmen seiner Netze jederzeit vornehmbar sind.

15
20

Nachfolgend wird die Bildung des Bussignals PWDC in der Bussignalbereitstellungseinheit CHn beschrieben.

25 Anhand der Darstellung in Fig. 4 und 5 wird die Bildung des Bussignals PWDC näher erläutert. Die einzelnen Kanalsignale KSi, KSj werden unmittelbar aus dem zurückgewonnenen Referenztaktsignalen RCLK durch eine Frequenzverringung und Kodierung generiert, indem je Kanal mit der Periodizität der festgelegten Referenzfrequenz $f(\text{REF})$ eine der Gesamtanzahl der Kanäle entsprechende Anzahl von Impulsen erzeugt wird und je Kanal den Impulsen feste Impulsabstände d_i , d_j zugewiesen werden. Diese Impulsabstände können äquidistante Abstände oder frei gewählte Abstände sein. Die Impulsabstände werden auch als Abstandsparemeter bezeichnet. Entsprechend der Darstellung in Fig. 5 werden die äquidistanten Impulsabstände der einzelnen Kanäle KSi, KSj unterschiedlich ausgebildet.

30
35

Innerhalb der einzelnen Kanäle sind zur Kennzeichnung des Phasenabstandes zur Bezugsquelle (steigende Flanke der Referenzfrequenz $f(\text{REFx})$) unterschiedliche Impulsbreiten gebildet. Die Impulsbreiten können beispielsweise mit einer linearen

5 Abstufung ausgebildet werden. Vorteilhaft ist es, wenn die Impulsbreiten der Impulse bei den Impulsfolgen zunehmend ausgebildet werden. Durch die definierten Impulsabstände und Impulsbreiten ist eine eindeutige Zuordnung der Kanäle $\text{KS}_1, \dots, \text{KS}_n$ im Bussignal PWDC gegeben.

10

Der Impulsbreite des Impulses $\text{PW}_1, \dots, \text{PW}_k$ liegt eine Quantisierung des Bussignals PWDC zugrunde. Die Quantisierung des Bussignals PWDC wird durch die Impulsbreite der RCLK-Referenztaktsignale bestimmt. Ein Phasenbezug der jeweiligen

15 Referenzfrequenz $f(\text{REFx})$ durch die führende Flanke des ersten Impulses des Kanalsignals KS_x (Bezugsquelle) ermöglicht eine Kanalselektion im Dekoder DE der zweiten Netzeinheit NP.

20

Die Impulse der Kanalsignale $\text{KS}_1, \dots, \text{KS}_n$ sind im Bussignal PWDC miteinander in negativer Logik (Low-aktiv) logisch ODER-verknüpft, siehe Fig. 5. Die Abstandsparameter d_i, \dots, d_j innerhalb der einzelnen Kanäle sind so bemessen, dass zwischen den Impulsen der Kanalsignale $\text{KS}_1, \dots, \text{KS}_n$ ein noch ausreichender Sicherheitsabstand S , wie in Fig. 6 dargestellt, zwischen den einzelnen Impulsen besteht.

25

Bedingt durch Jitter bzw. Wander- oder Plesynchronität verursachten Frequenzoffset zwischen den unabhängigen Taktquellen $\text{RCLK}_1, \dots, \text{RCLK}_n$ kommt es zu einer leichten Phasenbewegung der

30 aus unterschiedlichen Kanälen stammenden Impulsen der Kanalsignale $\text{KS}_1, \dots, \text{KS}_n$. Durch Festlegung der Abstandsparameter d_i, \dots, d_j wird erreicht, dass mindestens ein Impuls aus dem Kanalsignal $\text{KS}_1, \dots, \text{KS}_n$ eines jeden Kanals kollisionsfrei übertragen und zur Synchronisierung der zentralen PLL in der

35 Takterzeugungseinheit T der zweiten Netzeinheit verwendet werden kann. Jeder einzelne Impuls im Kanalsignal $\text{KS}_1, \dots, \text{KS}_n$ hat einen festgelegten Phasenbezug durch seine vordefi-

nierte Impulsbreite $PW_1, \dots, P W_n$ zu seiner Bezugsquelle. Die PLL kann in der Takterzeugungseinheit T somit trotz eines kollisionsbedingten Wechsels der Phasenposition der selektierten Impulsfolge ohne Beeinträchtigung synchron arbeiten. Im

5 Falle einer Kollision in der selektierten Impulsfolge kann die PLL mit Hilfe der Steuerlogik DS im Dekoder DE auf eine Vielzahl der redundanten Impulse im Kanalsignal zugreifen und anhand der definierten Impulsbreite eine dem kanalspezifischen Abstandsparameter entsprechende Phasenkorrektur durch-

10 führen, um einen nahtlosen Übergang vorzunehmen.

Anhand einer tabellarischen Ausführung, wie in Fig.11 und 12 wiedergegeben, sowie in den Impulsdiagrammen der Fig.6 und 7 ist eine Bestimmung der Pulsabstände d_i, \dots, d_j für das Bus-

15 signal PWDC mit einem 3- und 4-Kanalsystem angegeben. Die resultierenden Zahlen bezüglich der Phasenposition in Fig.11 werden in Fig. 7 erläutert. Die Kanalsignale KS1, KS2, KS3 werden im Folgenden auch als Kanäle K1, K2, K3 bezeichnet.

20 In eine Ausgangsposition (Phase 0) eingeordnet ist jeweils die ansteigende Flanke des ersten Impulses mit der Impulsbreite PW_1 in den Kanälen K1, K2, K3. Die Phasenposition ist in Phaseneinheiten entsprechend der Quantisierung q des Referenztaktsignals RCLK angegeben. Im Beispiel ist $q=61ns$ und

25 entspricht einer halben Periodenlänge des 8192kHz-Referenztaktsignals RCLK. Die Impulsbreiten $PW_1=q$, $PW_2=2q$, $PW_3=3q$ sind entsprechend einer linearen Staffelung ausgebildet.

30 Ein Sperrbereich SBR sichert einen ausreichenden Sicherheitsabstand zwischen den einzelnen Impulsen unterhalb der Kanalsignale mit dem Ziel, eine Kollision mit der für die Takterzeugungseinheit selektierten Impulsfolge rechtzeitig zu erkennen und einen Wechsel mit Hilfe der Steuerlogik auf eine

35 ungestörte Impulsfolge in einer neuen Phasenposition im Kanal auszulösen.

Die Distanzparameter d_1, d_2, d_3 wie auch in Fig.6 gezeigt, die auch als Impulsabstände oder Abstandspärparameter bezeichnet werden können sind im Hinblick auf die Erhaltung eines möglichen Referenztaktsignals ausgewählt, indem die Sperrbereiche SBR aller beteiligten Kanäle mitberücksichtigt werden. Die so entstandene Regelung für ein Schema einer Aneinanderreihung von Impulsen mit Sperrbereichen SBR kann durch nachfolgenden Algorithmus bestimmt werden (siehe Fig.11, 12):

10	Bussignal mit 3-Kanälen	Bussignal mit 4-Kanälen
	max. Pulsweite $PW3 = 3 \cdot q$	max. Pulsweite $PW4 = 4 \cdot q$
	$d1 = 2 \cdot (2n+1)$	$d1 = 3 \cdot (2n+1)$
	$d2 = 3 \cdot (2n+1)$	$d2 = 4 \cdot (2n+1)$
15	$d3 = 5 \cdot (2n+1)$	$d3 = 5 \cdot (2n+1)$
		$d4 = 7 \cdot (2n+1)$

In diesen Formeln ist n ein Faktor für den Sperrbereich SBR, welcher für einen ausreichenden Sicherheitsabstand zwischen den Impulsen des Bussignals PWDC sorgt. Der Faktor n hat die Phaseneinheit q . Abhängig von der Kanalanzahl und der damit zusammenhängenden maximalen Impulsbreite wird n variiert, um einen ausreichenden Sicherheitsabstand S , wie in Fig. 6 dargestellt, zu erhalten.

Für ein sicheres Arbeiten im Dekoder DE mit nur der zweifachen Taktrate soll der Sicherheitsabstand entsprechend dem Impulsdiagramm mindestens $S=2 \cdot q$ betragen. Bei dieser Vorgehensweise kann der Dekoder DE direkt mit der Taktfrequenz des PLL-Quarzoszillators in der Takterzeugungseinheit T von 32,768MHz arbeiten. Dies erfordert beim obigen Algorithmus einen Sperrbereich SBR von $n=4 \cdot q$ für ein 3-Kanal-System bzw. $n=5 \cdot q$ für ein 4-Kanal-System. Vorausgesetzt ist eine ausreichende Bandbreite für eine verzerrungsfreie Impulsübertragung für das Bussignal PWDC bei der gewählten Quantisierung q des Referenztaktsignals.

Nachfolgend wird der Algorithmus anhand des 3-Kanal-Systems im Fig. 7 in einem Impulsdiagramm veranschaulicht. Für die

Vereinfachung einer Optimierung wird nur die maximale Impulsbreite PW_3 berücksichtigt, wobei sich dadurch für die Impulse mit geringerer Impulsbreite größere Sicherheitsabstände als erforderlich ergeben. Als Referenzposition hierzu wird auf die Ausgangsphasenposition des jeweils ersten Impulses der Kanäle K1, K2, K3 und jeweils auf die führende Impulsflanke Bezug genommen (Phase 0). Der Sperrbereich $SBR \pm n \cdot q$ wird auf die ansteigende Flanke der nachfolgenden Impulse bezogen. Der Distanzparameter d_1 im ersten Kanal des 3-Kanal-Systems beträgt laut Algorithmus $d_1 = 18 \cdot q$, sodass der erste Sperrbereich SBR des ersten Kanals K1 auf der Phasenpositionsachse bei $14 \cdot q$ anfängt und bei $22 \cdot q$ endet. Gleich im Anschluss daran beginnt der Sperrbereich SBR des zweiten Impulses PW_2 des zweiten Kanals K2 bei $23 \cdot q$, sodass zwischen den Sperrbereichen keine Lücke entsteht. Lediglich vor dem letzten Sperrbereich um die ansteigende Flanke des dritten Impulses PW_3 im dritten Kanal K3 entsteht aufgrund der äquidistanten Impulsabstandsfestlegung eine Lücke von $28 \cdot q$ (in Fig. 7 nicht mehr dargestellt).

Entsprechend der Formel $[q \cdot (3 \cdot d_3 + n)]^{-1}$ beträgt die maximal erzielbare Referenzfrequenz $f(REF)$ im 3-Kanal-System 118kHz, wenn von einer Quantisierung von $q = 61ns$ ausgegangen wird (siehe Fig. 11). Bei Anwendung von binären Teilungsverhältnissen (2^n) ergibt sich daraus eine Limitierung der im Bussignal zu übertragende Referenzfrequenz $f(REF)$ auf 64kHz. Unter den gleichen Voraussetzungen reduziert sich dieser Wert im 4-Kanal-System auf 32kHz, siehe Fig. 12. Bei höherer Kanalanzahl kann die äquidistante Impulsabstandsfestlegung aufgegeben werden, um eine zu starke Limitierung der erzielbaren Referenzfrequenz entgegenzuwirken.

Ein Ausführungsbeispiel zur Kodierung und Dekodierung des Bussignals PWDC ist in den Figuren 3 und 8 sowie in den zu Fig. 8 gehörenden Impulsdiagrammen 9, 10 dargestellt.

Die Erzeugung der Kanalsignale KS1, KS2, ..., KSn erfolgt im Koderteil KK der Busbereitstellungseinheit CH1,...CHn mit Hilfe von binären Synchronzählern, welche direkt von den Referenztaktsignalen RCLK getaktet werden. Entsprechend der Darstellung im Fig. 3 werden die Distanz- und Pulsbreitenparameter für jeden Kanal separat durch Konfigurationsdaten festgelegt und mit kombinatorischen Netzen erzeugt. Von der Taktrückgewinnungseinheit CR werden nur die dafür bestimmten Referenztaktsignale RCLKn freigeschaltet und an den Koder KK weitergeleitet. Freigeschaltete Referenztaktsignale RCLKn werden bei Qualitätsverlust von der Taktrückgewinnungseinheit CR aufgrund eines in dieser integrierten Alarmmoduls rechtzeitig abgeschaltet. Nach Zusammenführung der Kanalsignale KS1,...,KSn wird das Summensignal über tristate Bustreiber geleitet und auf den REFBUS als Bussignal PWDC übertragen.

Die Funktionsweise eines Dekoders DE in der zweiten Netzeinheit NP wird anhand eines Prinzipblockschaltbildes im Fig. 8 erläutert. Der Dekoder DE ist u.a. in drei Funktionsblöcke KSY, KSK und MST untergliedert. Diese Funktionsblöcke sind ein Kanalsynchronizer KSY, ein Kanalselektor KSK und eine Maskensteuerung MST. Alle Funktionsblöcke sind mit der Steuereinheit DS verbunden. Entsprechend der Kanalanzahl sind im Kanalsynchronizer KSY drei unabhängig arbeitende Kanalseparatoren KSP1,...,KSPn angeordnet. Das Herausfiltern der Kanalsignale aus dem Bussignal erfolgt mit Hilfe eines digitalen Regelkreises in einem Kanalseparator KSP in dem Funktionsblock Kanalsynchronisator KSY. Hierzu werden für die korrekte Selektion und für das Halten des Synchronismusses im Kanalsynchronisator Pulsbreitenfilter PWF bzw. kanalspezifische Pulsdistanzfilter PDF eingesetzt. Alle diese Funktionen werden als Maskenfunktion ausgeführt, so dass eine Echtzeitübertragung der Referenzsignale bis zur Takterzeugungseinheit T in uneingeschränkter Bandbreite im Dekoder ermöglicht wird.

Das Impulsdiagramm in Fig. 9 zeigt in der ersten Zeile die auf dem Bus übertragene Signalfolge. In den nachfolgenden Im-

pulsdiagrammen sind die Ausgangssignale der Kanalseparatoren wiedergegeben. Da die Kanalsignale zueinander nicht exakt synchron sind, erfordert die Synchronisation drei unabhängige Regelkreise für die drei Kanäle.

5

Eine Umschaltung zwischen den gleichzeitig zur Verfügung stehenden, im Kanalsynchronisator KSY dekodierten Referenztakte, wird anhand einer in der Steuereinheit DS hinterlegten Prioritätsliste im Kanalselektormodul KSK ausgeführt. Dies ermöglicht eine schnelle HW-gesteuerte Reaktion im Störfall.

10

Die im Kanalselektormodul KSY ausgewählte Impulsfolge PW1, PW2, PW3 eines Kanalsignals K_n erhält im Maskensteuerungsblock MST eine synchron mitgeführte Maske, wodurch je Referenztaktperiode $f(\text{REF})$ nur ein kollisionsfreier Impuls an die PLL weitergeleitet wird. Entsprechend der Darstellung im Fig. 10 wird diese Maske der Pulsbreitenabstufung des Kanalsignals angepasst, wobei die Maske in mindestens zwei Bereiche, den Durchlassbereich DLB und den Kontrollbereich KLB untergliedert wird. Der Durchlassbereich DLB wird nach Pulsbreitenabstufung priorisiert freigeschaltet, wenn mehrere kollisionsfreie Impulse im Kanalsignal gefunden wurden. Dem schmalsten Impuls wird die höchste Priorität zugeordnet, denn die trägt unmittelbar die Phasenposition der Bezugsquelle.

15

20

25

Der Kontrollbereich KLB ist der äußere Teil der Maske und ist zuständig für eine Kollisionsvorhersage. Läuft ein fremder Impuls von einer beliebigen Seite in den Kontrollbereich KLB hinein, wird daraufhin der Durchlassbereich DLB der betroffenen Maske gesperrt und gleichzeitig die nächste kollisionsfreie Maske freigeschaltet. Der Kontrollbereich KLB ist $2UI$ breit, wobei hier die Einheit UI ein unit intervall bedeutet und sich auf die Systemtaktperiode des Dekoders bezieht. Im Vergleich zur im Koder benutzten Quantisierungsstufe q steht wegen der zweifachen Taktrate für ein $UI=0,5 \cdot q$ (31ns), dies entspricht einem Systemtakt von 32,768MHz.

30

35

Der im Algorithmus parametrisierte Sicherheitsbereich SBR von $SBR=2 \cdot q$ setzt sich damit aus einem Reservebereich von $1 \cdot q (=2UI)$ für den Durchlassbereich DLB, sowie aus einem weiteren $1 \cdot q (=2UI)$ für den Kontrollbereich KLB der Maske zusammen. Die digitale Regelung im Kanalsynchronizer arbeitet mit einer internen Quantisierung von einem UI, sodass im Durchlaßbereich neben dem Quantisierungsjitter noch ein UI für den Restjitter am Kanalsignal reserviert bleibt. Die Quantisierung der Pulsbreitenmessung bzw. der Kollisionserkennung für den Kontrollbereich kann dagegen mit der doppelten Abtastrate von $0,5UI$ unter Verwendung beider Schaltflanken des Systemtaktes erfolgen, wodurch die Sicherheit und die Dynamik der Regelung gesteigert wird.

Das Sperren und Freischalten der Masken in unterschiedlichen Phasenpositionen innerhalb eines selektierten Referenztaktpfades erfolgt mit Hilfe einer Phasenausgleichsschaltung. In Einheiten des bekannten kanalspezifischen Distanzparameters wird hier ein Phasenausgleich bei jedem Maskenwechsel durchgeführt. Auf diese Weise treffen sich die zur Synchronisierung ausgewählten Impulse aus Sicht der PLL stets in der gleichen Phasenposition.

Für PLL-Module, deren Phasendetektor, z. B. eine EXOR-Schaltung, nicht mit Flankensteuerung arbeitet, wird hier auch die Pulsbreite nach Maskierung regeneriert, indem digital ein Tastverhältnis von 1:1 eingestellt wird.

Mit der digital geregelten Maskensteuerung werden die Impulse der Referenztaktsignale ohne Zwischenbearbeitung, das heißt in Echtzeit zur PLL weitergeleitet. Die Masken dienen lediglich der Ausblendung der redundanten Impulse innerhalb eines Kanals.

Sämtliche Funktionen der Maskensteuerung können in Hardware ausgeführt werden, um eine optimale Dynamik für die Regelung zu erreichen. Einzelne Funktionen der Maskensteuerung können

auch durch eine entsprechende Software in das Firmwaremodul FWM des Paketkonzentrators PHUB ausgelagert werden. Die dadurch entstandene mögliche längere Reaktionszeit kann durch eine evtl. vorhandene Holdover-Funktion in der Phase-Locked
5 Loop Schaltung PLL überbrückt werden.

Das Kanalselektormodul KSK kann auch in das Modul zur Maskensteuerung MST durch entsprechende Freischaltung der Durchlaßmasken integriert werden. Ferner kann die Bildung der Masken-
10 bereiche, Kontroll- und Durchlaßbereich, mit dem digitalen Regelkreis des Kanalsynchronizers direkt verknüpft werden. Die Phasenausgleichsschaltung kann in der PLL-Rückkopplungsschleife in einer gemeinsamen Hardware ausgestalteten Ausführung implementiert werden.

Patentansprüche

1. Schaltungsanordnung zur Taktsynchronisation zwischen einer ersten und zweiten Netzeinheit (NTDM, NP), wobei in der ersten Netzeinheit (NTDM) eine Taktrückgewinnungseinheit (CR) zur Bereitstellung von mindestens einem Referenztaktsignal (RCLKn) vorgesehen ist, dadurch gekennzeichnet, dass mindestens eine Busbereitstellungseinheit (CHn) mit mindestens einer Kodiereinheit (KKn) in der ersten Netzeinheit angeordnet ist und jeweils eine Kodiereinheit (KKn) zur Bildung eines Kanalsignales (KSn) aus dem jeweils anliegenden Referenztaktsignal dient, wobei ein Bussignal (PWDC) aus mindestens einem Kanalsignal gebildet und zu einer Dekodiereinheit (DE) in der zweiten Netzeinheit (NP) weitergeleitet wird.
2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Kodiereinheit (KKn) derart ausgebildet ist, dass aus dem eingangsseitig anliegenden Referenztaktsignal (RCLKn) eine Folge von einzelnen Impulsen mit definiertem Abstand erzeugt wird.
3. Schaltungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Kodiereinheit (KKn) derart ausgebildet ist, dass die definierten Abstände der Impulse in jedem Kanalsignal (KSn) unterschiedlich ausgeprägt sind.
4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Kodiereinheit (KKn) derart ausgebildet ist, dass die Anzahl der erzeugten Impulse in jedem Kanalsignal (KSn) der maximal möglichen Anzahl(n) der Kodiereinheiten entspricht.

5. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Kodiereinheit (KKn) derart ausgebildet ist,
5 dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) unterschiedlich ausgebildet ist.
6. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
10 dadurch gekennzeichnet,
dass die Kodiereinheit (KKn) derart ausgebildet ist,
dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) zunehmend ausgebildet ist.
- 15 7. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Kodiereinheiten (KK) derart ausgebildet sind,
dass bezüglich Impulsbreitenbildung unterhalb der Kodierein-
20 heiten keine Unterscheidung vorgenommen wird.
8. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Busbereitstellungseinheit (CHn) derart ausgebildet
25 ist, dass die Kanalsignale (KS_n) über eine Summenbildungseinheit (SB) und Signalverstärkungseinheiten (BT) zu einem Bussignal (PWDC) zusammengefasst werden.
9. Schaltungsanordnung nach Anspruch 1,
30 dadurch gekennzeichnet,
dass die zweite Netzeinheit derart ausgebildet ist, dass die Selektion der einzelnen Kanalsignale aus dem Bussignal (PWDC) von der zweiten Netzeinheit (NP) selbständig durchgeführt wird.

35

10. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
dass die Dekodiereinrichtung (DE) mindestens ein Pulsbreiten-
filter (PWF) aufweist.
- 5
11. Schaltungsanordnung nach einem der vorhergehenden Ansprü-
che,
dadurch gekennzeichnet,
dass die Dekodiereinheit (DE) mindestens ein Pulsdistanzfil-
ter (PDF) aufweist.
- 10
12. Schaltungsanordnung nach einem der vorhergehenden Ansprü-
che,
dadurch gekennzeichnet,
- 15
- dass die Dekodiereinheit derart ausgebildet ist, dass die De-
kodierung mittels einer Maskenfunktion ausgeführt wird, indem
das empfangene Bussignal nicht abgetastet wird und die Selektion
durch Abdeckung der nicht benötigten Impulse erfolgt.
- 20
13. Verfahren zur Taktsynchronisation zwischen einer ersten
und zweiten Netzeinheit (NTDM, NP), wobei in der ersten Netz-
einheit (NTDM) eine Taktrückgewinnungseinheit (CR) zur Be-
reitstellung von mindestens einem Referenztaktsignal (RCLKn)
vorgesehen ist,
- 25
- dadurch gekennzeichnet,
dass jeweils aus einem Referenztaktsignal ein Kanalsignal ge-
bildet wird, wobei in der ersten Netzeinheit (NTDM) aus min-
destens einem Kanalsignal ein Bussignal(PWDC) gebildet und
zur zweiten Netzeinheit (NP) weitergeleitet wird.
- 30
14. Verfahren nach Anspruch 13,
dadurch gekennzeichnet,
dass aus dem eingangsseitig anliegenden Referenztaktsignal
(RCLKn) eine Folge von einzelnen Impulsen mit definiertem Ab-
stand erzeugt wird.
- 35

15. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die definierten Abstände der Impulse in jedem Kanalsig-
nal (KSn) unterschiedlich ausgeprägt sind.

5

16. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Anzahl der erzeugten Impulse in jedem Kanalsignal
(KSn) der maximal möglichen Anzahl(n) der Kodiereinheiten
entspricht.

10

17. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) un-
terschiedlich ausgebildet ist.

15

18. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Breite der erzeugten Impulse (PW1, PW2, ..., PWn) zu-
nehmend ausgebildet ist.

20

19. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass bezüglich Impulsbreitenbildung unterhalb der Kodierein-
heiten keine Unterscheidung vorgenommen wird.

25

20. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Kanalsignale (KSn) zu einem Bussignal (PWDC) zusam-
mengefasst werden.

30

21. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Selektion der einzelnen Kanalsignale aus dem Bussig-
nal (PWDC) von der zweiten Netzeinheit (NP) selbständig
durchgeführt wird.

35

22. Verfahren nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass eine Dekodierung in der zweiten Netzeinheit (NP) mittels
einer Maskenfunktion ausgeführt wird, indem das empfangene
5 Bussignal nicht abgetastet wird und die Selektion durch Abde-
ckung der nicht benötigten Impulse erfolgt.

Zusammenfassung

Schaltungsanordnung und Verfahren zur Taktsynchronisation

- 5 In dieser Schaltungsanordnung und dem dazugehörigen Verfahren zur Taktsynchronisation wird mit einer kombinierten Impulsabstands- und Impulsbreitenkodierung eine simultane, kollisionsfreie Echtzeitübertragung mehrerer plesiochronen Referenztaktsignale auf einer Busleitung zwischen Netzeinheiten ermöglicht, wobei die Selektion der redundanten Referenz-
10 takte ohne Beteiligung einer zentralen die erste und zweite Netzeinheit steuernde Steuereinheit erfolgt.

Fig. 3

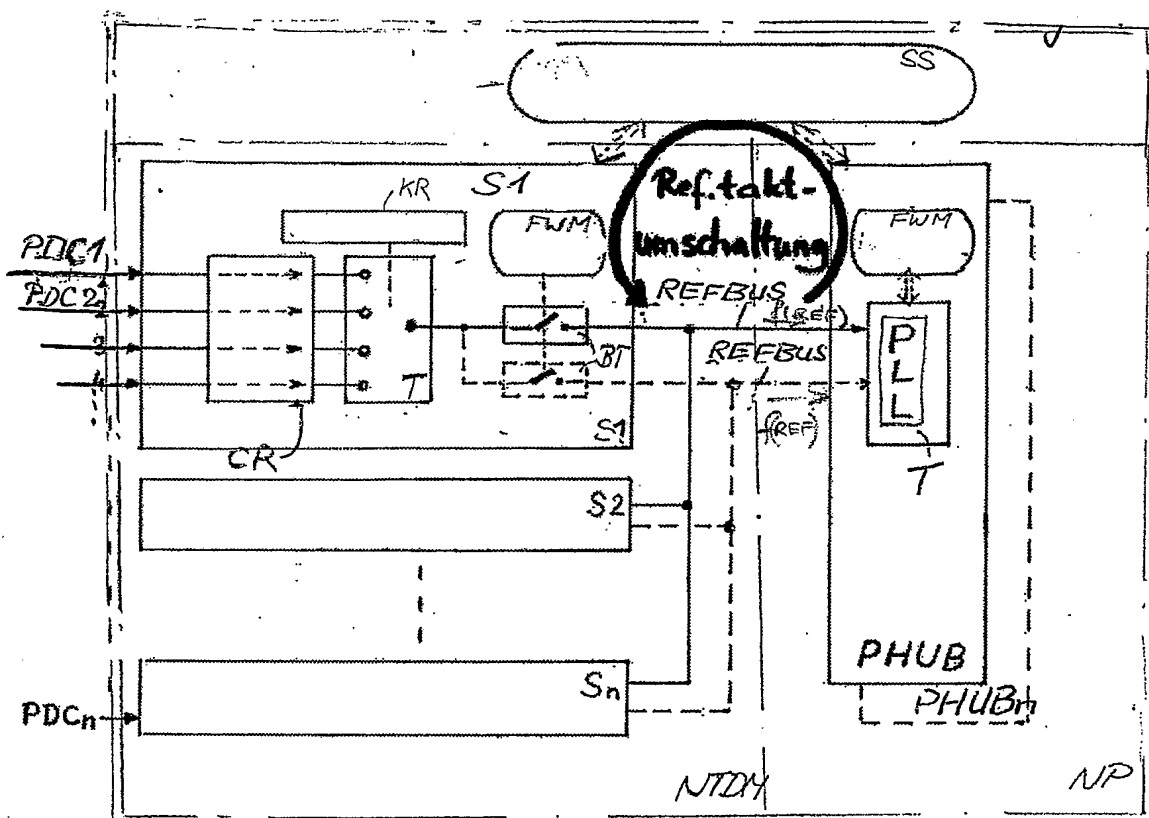
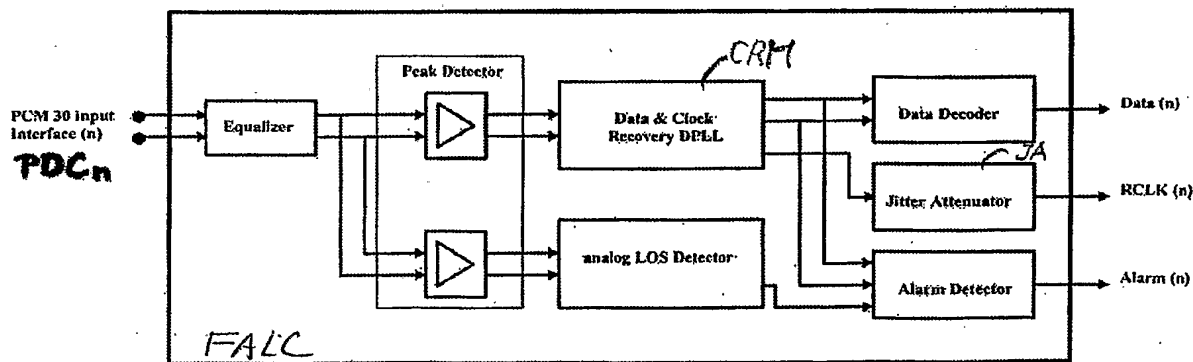
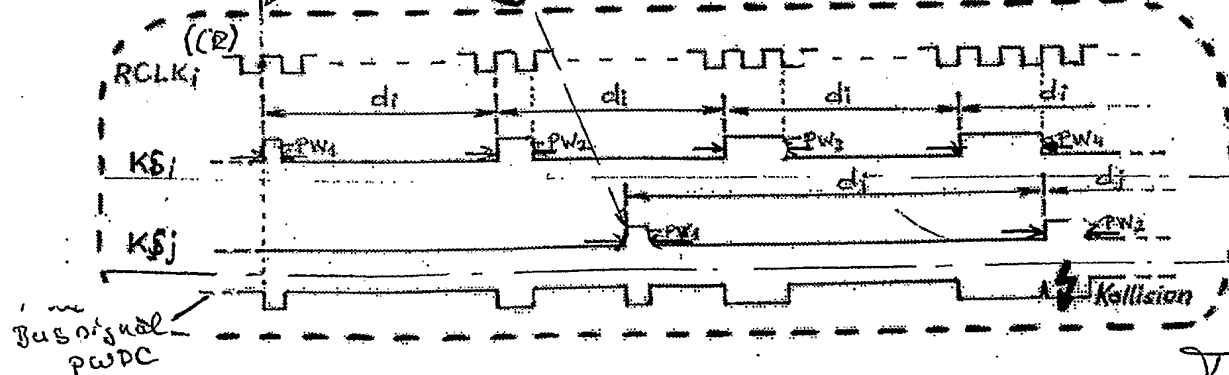
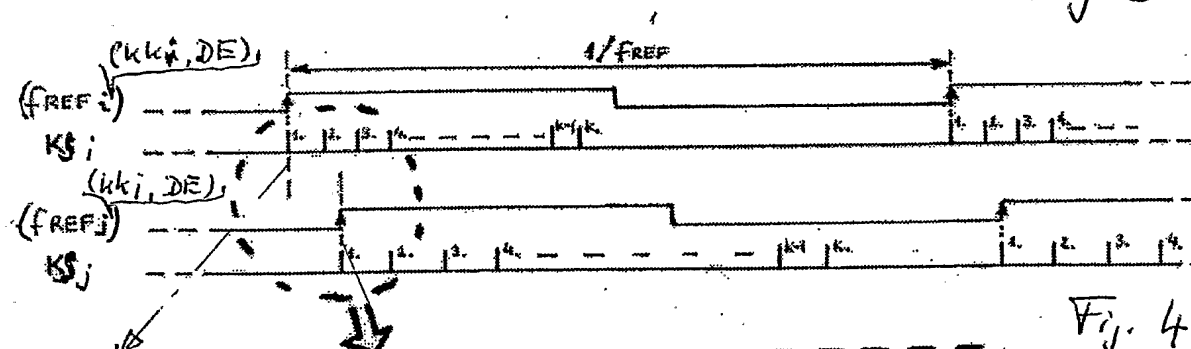
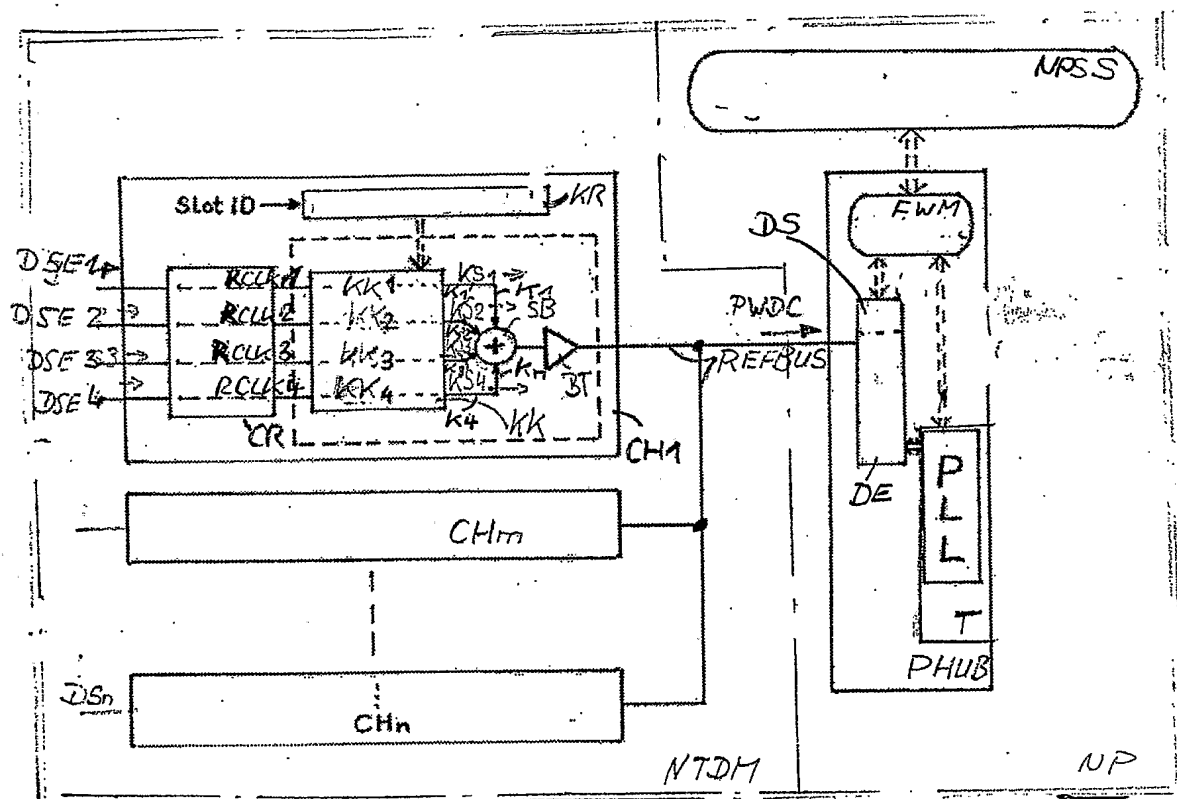


Fig. 1



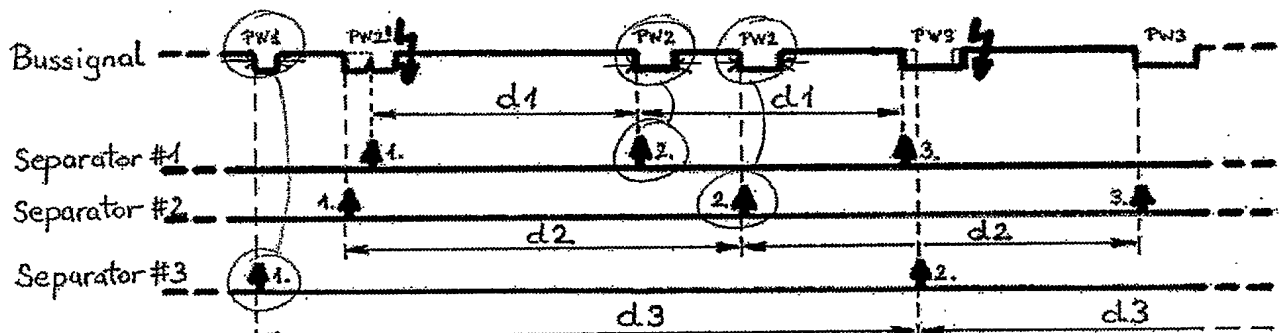
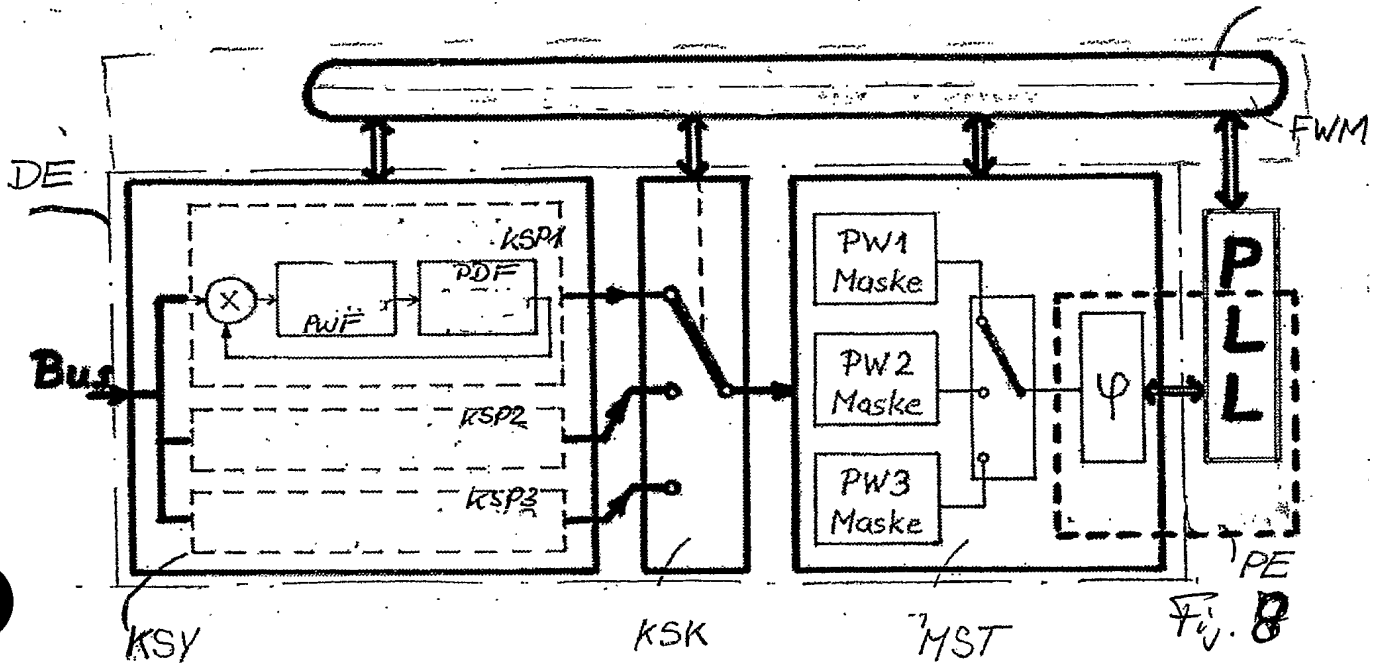
Fij. 2



(?)

315

DS



⚡ PW2 wird von zwei PW1-Impulsen vorgetauscht bzw. PW3 deckt einen PW2-Impuls ab

Fig. 9

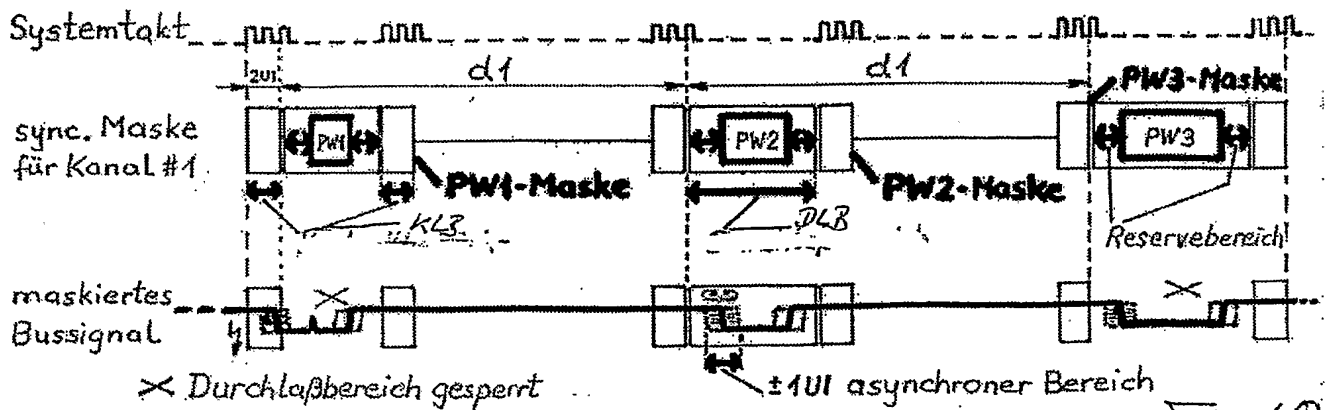


Fig. 10

(4)

4.15

Abstand Algorithmus

3-Kanal PWDC-System

Pulsbreiten: $PW1=q$; $PW2=2q$; $PW3=3q$ $n=4$ für 2q Sicherheitsabstand

Quantisierung (q) = 61 ns

Sperrbereich (n) = 4

max Referenzfreq = 118 kHz

d1 (Distanz) = 18 > 18

d2 (Distanz) = 27 > 27

d3 (Distanz) = 45 > 45

d1(-n*q..+n*q) = 14 ... 22

d2(-n*q..+n*q) = 23 ... 31

d3(-n*q..+n*q) = 41 ... 49

2d1(-n*q..+n*q) = 32 ... 40

2d2(-n*q..+n*q) = 50 ... 58

2d3(-n*q..+n*q) = 86 ... 94

opt. Schema =>
für lückenloses
Einfädeln

1.

2.

4.

3.

5.

6.

Puls

Abstand Algorithmus

1) $d1 = 2(2n-1)$ 2) $d2 = d1 + (2n-1)$ 3) $d3 = 2d1 + (2n-1)$

Fig. 11

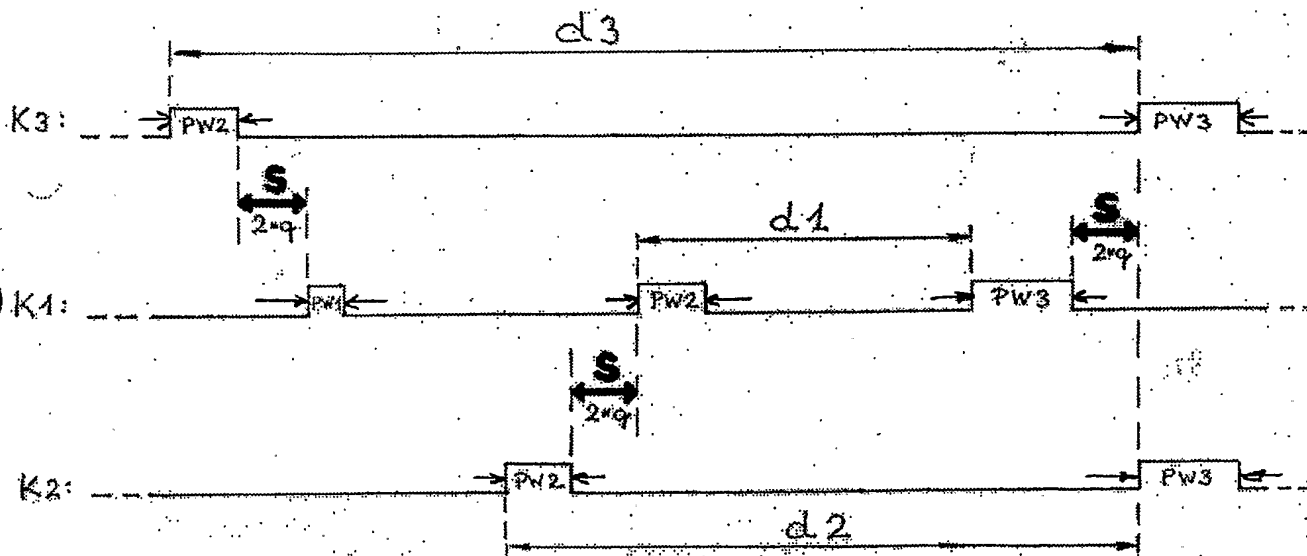


Fig. 5

5

515

4-Kanal PWDC-System

Pulsbreiten: $PW1=q$, $PW2=2q$, $PW3=3q$, $PW4=4q$ ($n=5$ für 2q Sicherheitsabstand)

Quantisierung (q) = 61 ns Sperrbereich (n) = 5 max Referenzfreq = 52 kHz

d1 (Distanz) = 63 > 33 d2 (Distanz) = 44 > 44 d3 (Distanz) = 55 > 55 d4 (Distanz) = 77 > 77

d1(-n*q..+n*q) = 28...38 d2(-n*q..+n*q) = 39...49 d3(-n*q..+n*q) = 50...60 d4(-n*q..+n*q) = 72...82
 2d1(-n*q..+n*q) = 61...71 2d2(-n*q..+n*q) = 83...93 2d3(-n*q..+n*q) = 105...115 2d4(-n*q..+n*q) = 149...159
 3d1(-n*q..+n*q) = 94...104 3d2(-n*q..+n*q) = 127...137 3d3(-n*q..+n*q) = 160...170 3d4(-n*q..+n*q) = 226...236

opt. Schema => 1 2 3 5
 für lückenloses 4 6 8 10
 Einfaden 7 9 11 12

Algorithmus:
 1) $d1 = 2(n+1)$
 2) $d2 = d1 \cdot (2n+1)$
 3) $d3 = d2 \cdot (2n+1)$
 4) $d4 = d3 \cdot (2n+1)$

Fig. 12

